### 概述

TM1629A是LED(发光二极管显示器)驱动控制专用电路,内部集成有MCU 数字 接口、数据锁存器、LED 高压驱动、键盘扫描等电路。主要应用于冰箱、空调 、家庭 影院等产品的高段位显示屏驱动。

### 二、 特性说明

- 采用功率CMOS 工艺
- 显示模式 16 段×8 位
- 辉度调节电路(占空比8级可调)
- 串行接口 (CLK, STB, DIN/DOUT)
- 振荡方式: RC 振荡 (450KHz±5%)
- 内置上电复位电路
- 采用SOP32封装

### 三、 管脚定义:

$ \begin{array}{r} \frac{1}{2} \\ \frac{3}{3} \\ \frac{4}{5} \\ \frac{6}{5} \\ \frac{7}{7} \\ \frac{8}{9} \\ 10 \\ 11 \\ 12 \\ 13 \\ 14 \\ 15 \\ 16 \\  \end{array} $	GR4 GR3 VSS GR2 GR1 VSS TN DIO CLK STB VDD SEG1/KS1 SEG2/KS2 SEG3/KS3 SEG4/KS4 SEG5/KS5	SE	GRIDS GRID6 VSS GRID7 GRID8 VDD SEG16 SEG15 SEG14 SEG13 SEG12 SEG11 SEG10 SEG9 G8/KS8 G7/KS7	32 31 30 29 28 27 26 25 24 23 22 21 20 19 18 17

## 四、管脚功能说明:

符号	管脚名称	说明
DIN	数据输入	在时钟上升沿输入串行数据,从低位开始
DOUT	数据输出	在时钟下降沿输出串行数据,从低位开始。输出为 N-ch open drain
STB	片选	在上升或下降沿初始化串行接口,随后等待接收指令。STB 为低后的第一个字节作为指令,当处理指令时,当前其它处理被终止。当STB 为高时,CLK 被忽略
CLK	时钟输入	在上升沿读取串行数据,下降沿输出数据
Seg1~Seg16	输出(段)	段输出, N-ch open drain
Grid1∼Grid8	输出 (位)	位输出,P-ch open drain
VDD	逻辑电源	5V ± 10%
VSS	逻辑地	接系统地
NC	空脚	必须全部浮空

# 五、 电气参数:

### 极限参数 (Ta = 25℃, Vss = 0 V)

参数	符号	范围	单位
逻辑电源电压	VDD	-0.5 <b>~</b> +7.0	V
逻辑输入电压	VI1	-0.5 ~ VDD + 0.5	V
LED Seg 驱动输出电流	IO1	-50	mA
LED Grid 驱动输出电流	IO2	+200	mA
功率损耗	PD	400	mW
工作温度	Topt	-40 ~ +80	ပ
储存温度	Tstg	-65 ~+150	$^{\circ}$

# 正常工作范围 (Ta = -20 ~ +70℃, Vss = 0 V)

参数	符号	最小	典型	最大	单位	测试 条件
逻辑电源电压	VDD		5		V	-
高电平输入电压	VIH	0.7 VDD	1	VDD	V	-
低电平输入电压	VIL	0	-	0.3 VDD	V	-

## 电气特性 (Ta = -20 ~ +70℃, VDD = 4.5 ~ 5.5 V, Vss = 0 V

参数	符号	最小	典型	最大	单位	测试条件
<b>宣</b> 由亚 <u>於</u> 山由	Ioh1	-20	-25	-40	mA	Seg1~Seg11, Vo = vdd-2V
高电平输出电流	Ioh2	-20	-30	-50	mA	Seg1~Seg11, Vo = vdd-3V
低电平输出电流	IOL1	80	140	-	mA	Grid1~Grid6 Vo=0.3V

低电平输出电流	Idout	4	-	-	mA	VO = 0.4V, dout
高电平输出电流容 许量	Itolsg	-	-	5	%	$VO = VDD - 3V,$ $Seg1 \sim Seg11$
输出下拉电阻	RL		10		ΚΩ	K1~K3
输入电流	II	-	-	±1	μA	VI = VDD / VSS
高电平输入电压	VIH	0.7 VDD	-		V	CLK, DIN, STB
低电平输入电压	VIL	-	1	0.3 VDD	V	CLK, DIN, STB
滞后电压	VH	-	0.35	-	V	CLK, DIN, STB
动态电流损耗	IDDdyn	-	-	5	mA	无负载,显示关

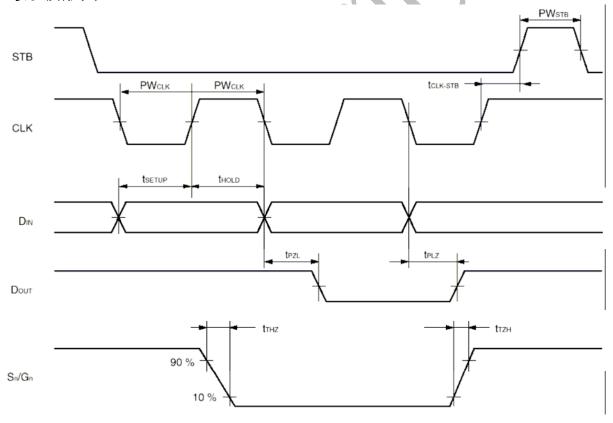
# 开关特性 (Ta = -20 ~ +70℃, VDD = 4.5 ~ 5.5 V)

参数	符号	最小	典型	最大	单位	测试条件	
振荡频率	fosc	ı	500	1	KHz	R	= 16.5 ΚΩ
	tPLZ	-	-	300	ns	CLK	X → DOUT
传输延迟时间	tPZL		-	100	ns	CL = 1	5pF, RL = 10K Ω
	TTZH 1	1	) '	2	μs		Seg1~Seg11
上升时间	TTZH 2	-	1	0.5	μs	CL = 300p F	Grid1~Grid4 Seg12/Grid7~ Seg14/Grid5
下降时间	TTHZ	-	-	120	μs	CL = 300pF, Segn, Gridn	
最大时钟频率	Fmax	1	-	-	MHz	占空比50%	
输入电容	CI	-	-	15	pF		-

# \* 时序特性 (Ta = -20 ~ +70℃, VDD = 4.5 ~ 5.5 V)

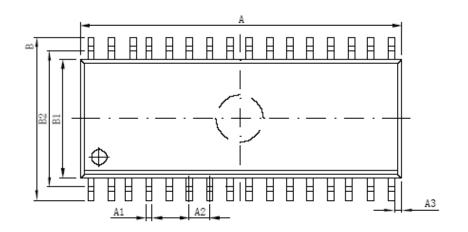
参数	符号	最小	典型	最大	单位	测试条件
时钟脉冲宽度	PWCLK	400	-	-	ns	-
选通脉冲宽度	PWSTB	1	-	-	μs	-
数据建立时间	tSETUP	100	-	-	ns	-
数据保持时间	tHOLD	100	-	-	ns	-
CLK →STB 时间	tCLK STB	1	-	-	μs	CLK↑→STB↑
等待时间	tWAIT	1	-	-	μs	CLK↑→CLK↓

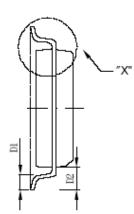
### 时序波形图:

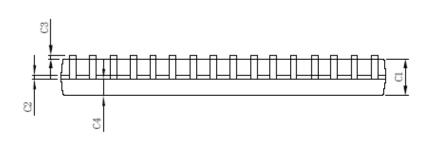


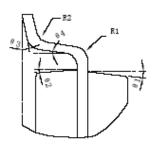
### 六、封装尺寸

尺 寸 标 注	最 小 (mm)	最 大 (mm)	尺寸 标注	最小(mm)	最 大(mm)
A	20. 88	21.08	C4	0.9	9TYP
A1	0.3	0. 5	D1	0.55	0.95
A2	1. 2	7TYP	D2	1.	45
A3	0.7	7TYP	R1		
В	10. 2	10.6	R2		
B1	7.42	7. 62	θ 1	8°	ΓΥP
B2	8.9	TYP	θ 2	15°	TYP
C1	2.14	2.34	θ 3	4°	ΓΥΡ
C2	0.2	0.32	θ 4	14°	TYP
C3	0.10	0. 25			









DETAIL "X"

All specs and applications shown above subject to change without prior notice.
 (以上电路及规格仅供参考,如本公司进行修正,恕不另行通知。)